

PCI Express U1084A

U1084A

■信号入力

チャンネル数	2ch
帯域幅 (-3dB)	DC~1.5GHz (1.8GHz 代表値)
帯域制限フィルタ	700MHz, 200MHz, 20MHz
フルスケール (FS)	50mV, 100mV, 200mV, 500mV, 1V, 2V, 5V
オフセット・レンジ	±2V (50mV~500mV FS) ±5V (1V~5V FS)
最大入力電圧	±5V DC
カップリング	AC, DC
インピーダンス	50Ω ±1%
コネクタ	BNCまたはSMA, 金メッキ

■デジタル変換

サンプリング・レート (SR)	488.28Kサンプル/s~4Gサンプル/s バイナリ・スパース
分解能	8ビット
DNL	±0.9LSB

■タイム・ベース

クロックの確度	±2ppm以内
サンプリング・ジッタ	<10ps rms (内部クロックおよび基準クロックを使用した10μsの間)

■トリガ (チャンネル及び外部)

チャンネル・トリガ入力	しきい値調整レンジ: チャンネルのFS 感度: > 15% of FS (DC~1.5GHz)
プルトリガ	水平軸フルスケールの100%まで調整可能 MCX, 金メッキ インピーダンス: 50Ω 及び 1MΩ ±1%
外部トリガ入力	感度: 50Ω: > 0.5V (DC~1GHz) 1MΩ: > 0.5V (DC~250MHz)
モード	エッジ(立ち上がり及び立下り) ウィンドウ, HF: 4分周, スパイク ストレッチャ, デュアル・ソース・パターン (OR, AND, NOR, NAND)
カップリング	DC, AC, 高周波除去

■Ctrl I/O (MCX)

コネクタ	MCX, 金メッキ
Ctrl I/O A, B, C信号	TTL及びCMOS互換 (3.3V)
Ctrl I/O A, B, C出力	10MHz基準クロック出力, 50Ω入力インピーダンス アクイジション・アクティブ トリガ・レディ
Ctrl I/O A, B入力	トリガ・イネーブル

トリガ出力	オフセット: ±2.5V (負荷なし) 振幅: ±0.8V (負荷なし)、 ±15mA最大値 立ち上がり/立下り時間: 2.5ns (50Ω 終端) カップリング: DC 出カインピーダンス: 50Ω
CLK IN外部クロック/基準クロック	振幅: > 1Vpp (50Ω 終端) しきい値: -2V~+2Vの範囲で可変 最大入力電圧: ±5V DC
CLK IN外部クロック入力	1GHzまたは2GHz
CLK IN外部基準クロック周波数	10MHz±0.3%

■リアルタイムFPGA制御

(I/O A,B,C) FPGA	Virtex 5-5SX95T
信号処理	TTL及びCMOS互換 (3.3V)
メモリ	72MビットSRAM, 512MB DRAM

■システム生産

DC確度	±2.0% of FS (≥100mV FS) ±2.5% of FS (≥50mV FS)
有効ビット数 (2GS/s, 500mV FS)	> 6.5 (10.7MHz, 20MHzBWL) > 6.0 (99.5MHz, 200MHzBWL) > 5.4 (410MHz, 700MHzBWL)
SNR (2G/s, Full BW)	> 32 dB (50mV FS) > 36 dB (100mV, 1V FS) > 38 dB (200mV, 500mV, 2.5V FS)

■一般仕様

ホストコンピュータと オペレーティング・システム	PC互換 (x86) システム 32及び64ビットMicrosoft Windows及びLinuxを搭載
転送速度	PCIe4バスにより、最高520MB/s

■環境及び物理特性

動作温度	5°C~40°C
相対湿度	0~80% (非結露)
寸法	PCIeフルレングス・スタンダード・サイズ
EMC	欧州EMC指令2004/108/ECに適合 ・IEC/EN61326-2-1 ・CISPR Pub 11 Group1, クラスA ・AS/NZS CISPR 11 ・ICES/NMB-001
消費電力	ファームウェア・オプションの仕様参照